

一种轻小型遥感相机视频处理 FPGA 软件设计

黄 伟,王旭明,于生全,王媛媛,雷文平

(北京空间机电研究所,北京 100190)

摘 要: 本文针对传统遥感视频处理系统接口多、功能冗余、组装不便等不足,结合某型号相机应用需求,完成了一种轻小型高集成度 FPGA 软件设计.该软件运行在 VirtexII-3000 FPGA 上,实现 TDICCD 驱动、数据采集、数据压缩、数据传输、遥控遥测、辅助数据编排及成像时刻标定等功能.本文重点介绍多功能集成软件设计、JPEG2000 图像压缩以及压缩与 Spacewire 数传接口数据率的平衡.单板测试及热循环试验表明软件功能完备、性能可靠.

关键词: 高集成度; JPEG2000 图像压缩; Spacewire 数传; 数据率平衡

中图分类号: V443+.5 **文献标识码:** A **文章编号:** 0372-2112 (2014)11-2303-07

电子学报 URL: <http://www.ejournal.org.cn>

DOI: 10.3969/j.issn.0372-2112.2014.11.027

Highly-Integrated Video Processing FPGA Software Design of A Remote Sensing Camera

HUANG Wei, WANG Xu-ming, YU Sheng-quan, WANG Yuan-yuan, LEI Wen-ping

(Beijing Institute of Space Mechanics & Electricity, Beijing 100190, China)

Abstract: The traditional video processing system of remote sensing camera has several drawbacks such as complex interfaces and redundant functions, which lead to disadvantage in debugging and integration. Highly-integrated video processing FPGA software design of a remote Sensing camera is introduced in this paper. This software realized all the video processing functions based on one VirtexII-3000 FPGA, including TDICCD driving, data acquisition, image compression, remote telemetry, auxiliary data coding, data transmission and imaging time calibration. This paper focuses on the multi-function integration, JPEG2000 compression algorithm realization and data rate balance between the compression module and Spacewire interface. The single board test and thermal cycling tests had proved that this software realized all appointed functions and could run stably.

Key words: highly-integrated; JPEG2000 compression; Spacewire interface; data rate balance

1 引言

某型号卫星以快速响应战时、重大自然灾害为目标,对遥感电子学设备提出了快速开发、快速组装、快速测试的要求.传统的光学遥感相机电子学设备集成度不高,在体积、重量、功耗各方面均不能满足需求.本文结合型号特点,对传统视频电子学进行一体化、集成化设计.本文首先介绍了轻小型遥感视频处理 FPGA 软件实现途径,然后重点解决多功能集成软件设计、JPEG2000 图像压缩以及压缩与 Spacewire 数传接口^[1]数据率的平衡问题.最后介绍了单板测试和热循环试验情况.

2 软件功能及难点

根据型号相机需求, FPGA 软件应具有如下功能:

- (1)调整成像参数功能;
- (2) CCD 驱动及数据采集功能;
- (3)数据压缩功能;
- (4)数传功能;
- (5)遥测功能;
- (6)整星辅助数据编排功能;
- (7)成像时刻标定功能.

本设计的实现难点如下:多功能集成会导致 FPGA 资源紧张;因总体对数传接口速率的限制,需要对原始图像数据进行压缩;由于压缩数据量与图像本身相关性有关,且压缩后数据输出时间不定,数据输出为突发,而数传口要求为匀速,故两者之间存在数据率平衡问题.

针对需求和技术难点,首先优化顶层设计,去掉冗余功能,将以前用多块 FPGA 完成的视频处理功能集成到一块 FPGA 内部;其次,采用 JPEG2000 标准对 TDICCD 图像进行 4:1 压缩,减少数传数据;最后,通过优化压缩数据缓存方案,将压缩数据稳定的通过 SpaceWire 标准接口输出.

3 多功能高集成 FPGA 设计

3.1 软件架构

本系统选择一片 Xilinx 公司的 XC2V3000-4BG728 FPGA 芯片来完成所有的关键时序控制.图 1 所示为软件架构中各模块之间关系.

软件主要包括图像数据生成、图像压缩、图像编码与传输以及遥控遥测模块. TDICCD 驱动模块接收三线指令更改成像参数,在行同步信号下产生 CCD 的驱动信号;AD 量化模块负责 AD 的芯片初始化及参数调整,完成模拟信号的相关双采样以及量化工作;数据压缩模块实现图像缓存及压缩的控制,将压缩后的码流打入 FIFO 中缓存;图像编码与传输模块完成图像数据以及整星辅助数据的编码,将压缩数据以及辅助数据通过 SpaceWire 接口进行传输.遥控主要实现系统时钟复位管理、行同步信号产生、指令解析、遥测返回功能.成像时刻标定功能是通过本地对整星的秒脉冲计数,将本地秒脉冲计数值以及与秒脉冲对应的整秒时刻编码进入图像辅助数据来实现的.

3.2 指令流

系统指令流如图 2 所示.

FPGA 接收外部三线以及 Rs232 串口指令,完成串并转换,校验后对各指令进行解析,分发给相应模块,完成成像状态的改变以及积分时间调整、级数调整、增益调整、暗电平嵌位、采样点等成像参数的调整.

3.3 数据流

系统数据流如图 3 所示.

上电后,系统加电稳定,FPGA 完成系统的初始化,生成默认积分时间下的行同步、驱动 CCD 产生模拟信号,模拟信号进入 AD 芯片完成 14Bit 模数转换,图像数据进入 FPGA 之后,打入 SRAM 相应的空间进行缓存,分前后两块,每块大小 64 行 * 4K 串行输入 JPEG2000 协议芯片对数据进行压缩,SRAM 之间进行乒乓操作,压缩后的图像数据和辅助数据按照指定格式通过 SpaceWire 口进行传输.

4 图像压缩问题

4.1 系统压缩需求分析

相机积分时间范围为 0.9ms ~ 1.4ms,对于 8192 个有效像元的 CCD,八抽头输出,14 位量化,取高 10 位有效,整个系统的数据率最大约为 91Mbps,而卫星总体规定数传速率为匀速 25Mbps.针对输入与输出之间数据率的矛盾,有两种解决办法.第一种采用大容量缓存,将数据存起来按照规定数传速率发送;第二种就是采用压缩技术,减少数据量,从而达到数据率的平衡.第一种方法需要增加大的固存,由于资源受限,且整星不支持图像回放下传模式,因此为了图像能够实时输出,本系统采用压缩的方法.相机数据率与数传速率之比为 91Mbps:25Mbps 小于 4:1,因此压缩比为 4:1 即可满足数传速率要求.

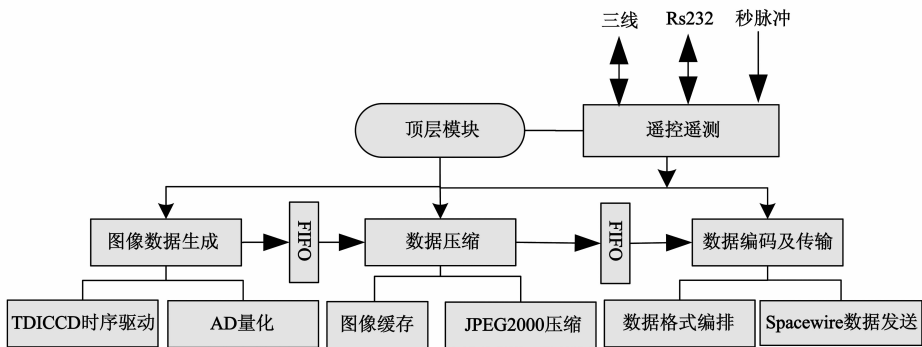


图1 集成视频处理系统FPGA软件架构

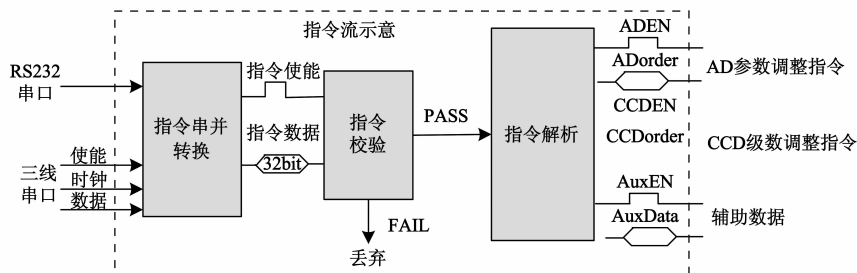


图2 系统指令流图

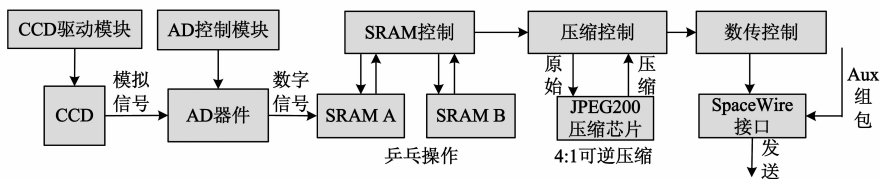


图3 系统数据流程图

4.2 图像压缩设计

JPEG2000 压缩标准是国际标准化组织 ISO 和国际电信联盟 ITU 推出的针对于图像的最新压缩标准,该标准采用离散小波变换技术.小波变换是现代谱分析工具,它既能考察局部时域过程的频域特征,又能考察局部频域过程的时域特征^[2,3].考虑算法的实现问题,结合相关参考文献,考虑选择 JPEG2000 压缩算法的成熟芯片.经调研,成熟的 JPEG2000 压缩算法专用芯片有 ADV202 和 ADV212,ADV212 为 ADV202 的升级版. ADV212 工作模式通过设置内部寄存器可以灵活控制,该协议芯片以其良好的性能目前成功应用于很多发射型号,在轨运行状态良好,满足环境要求,综合性能、环境及成熟度因素考虑,系统采用执行 JPEG2000 压缩标准协议的 ADV212 压缩芯片进行图像压缩处理.

压缩系统采用 FPGA + ADV212 + SRAM 的硬件结构方式,以 FPGA 作为系统的主控,SRAM 完成输入数据的缓存处理,ADV212 完成图像数据的高效压缩处理.由于数据流是源源不断产生的,而图像压缩要分块进行,所以需要将产生的图像数据缓存.

4.2.1 ADV212 工作模式的选择

ADV212 有多种工作模式,国内外学者在不同的应用系统中对 ADV212 的工作模式进行了大量的研究,针对本应用的特点,研究了 HIPI 和 CS 两种工作模式.

由于 HIPI 模式像素数据和压缩码流均采用 HDATA 总线进行输入输出,ADV212 压缩存在延时较大,下一块压缩数据的输入需要等到上一块压缩数据输出后才能进行,压缩速度无法满足数据率要求. CS 模式是一种定制工作方式,可以根据不同的应用系统定制为特定图像或视频格式,遥感相机的 TDICCD 工作特点是:以行为单位输出图像,没有场和帧的概念,这种工作特点很适合 CS 工作模式.结合空间相机 CCD 图像特点,权衡速度、占用资源和可行性,为了最大限度的提升压缩系统的处理能力,选取 ADV212 的用户自定义模式(custom-specific)作为工作模式,该模式利用 VDATA 接口输入图像数据,HDATA 接口输出压缩数据,最大限度的提升系统的吞吐量,提高了整个压缩工作效率.

4.2.2 压缩块选择

压缩图像分块有很多方式,针对本系统的分块约束条件主要来自于压缩芯片 ADV212.当采用可逆压缩

模式时,ADV212 压缩输入约束为:

- (1)速率约束:不超过 40MSPS,这就决定了数据输入时钟 VCLK 不超过 40MHz.
- (2)图像宽度小于 4K 像素.
- (3)针对 CS 模式,最大图像输入尺寸为每幅图像 1.048M 采样点.

根据 ADV212 对输入图像的约束条件以及本设计的应用实际,参考芯片手册及现有应用实例,提出两种图像压缩块的分块方式,如图 4 所示.

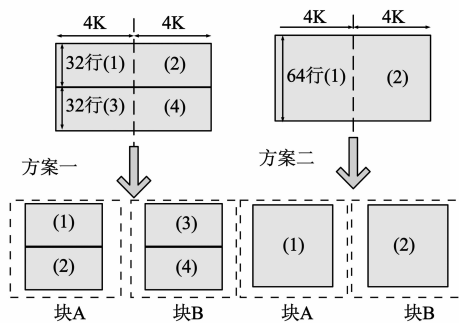


图4 压缩块方案

由于 ADV212 芯片要求,压缩数据图像尺寸最大宽度为 4K,而 CCD 传感器输出图像宽度为 8K,所以需要 对图像进行拆分,图 4 所示为两种压缩块选择方案.

第一种方案:以 32 行单位,分别将 $32 \times 8K$ 图像(1)(2)拼接成块 A,(3)(4)拼接成块 B.

第二种方案:以 64 行单位,分别将 $64 \times 8K$ 图像(1)(2)拆分成块 A 和块 B.通过对比分析,由于 TDICCD 推扫成像时垂直方向的像元对同一线上景物信息进行积分成像,因此成像原理决定了一幅图像的上下两个像素信息相关度要强于左右两个像素信息的相关度,简单地说就是方案二选择的压缩块所形成的块 A 内图像信息的相关性要优于方案一,因此压缩块方案选择第二种.

4.2.3 乒乓操作

根据压缩芯片要求,需将 64 行图像缓存成整块图像再输入到 ADV212 进行压缩处理,而图像数据是源源不断产生的,为了避免缓存冲突导致图像数据被覆盖,系统采用乒乓操作.如图 5 所示,通过两片 SRAM 的“乒乓”操作实现了相机输出数据的流水压缩处理,满足系统实时处理要求.

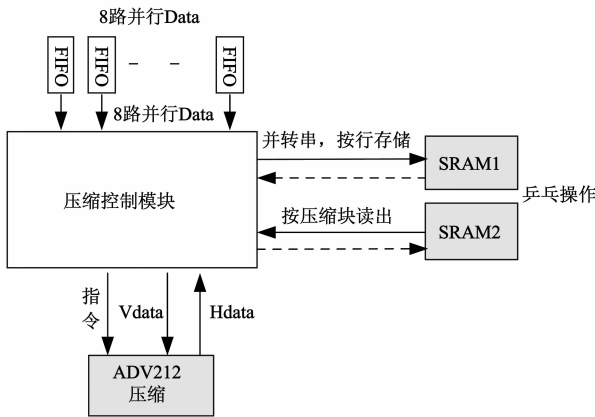


图5 乒乓操作

4.2.4 ADV212 关键寄存器设置及初始化

为了保证 ADV212 芯片能够正常进行编码处理,需要对芯片进行配置,芯片的配置信息主要包括:内部时钟的配置、工作模式的配置、固件程序载入、编码参数配置等.依据图像压缩要求,芯片关键参数设置如表 1 所示:

ADV212 初始化程序依据特定的指令命令配置 ADV212 内部直接寄存器和间接寄存器来完成.初始化程序从 PLL 寄存器、BOOT 寄存器、MMODE 寄存器和 BUSMODE 寄存器等直接寄存器的接入开始.当装载完

固件和配置参数后,软件重启,然后再次配置 BUSMODE 和 MMODE 寄存器和应用特殊寄存器.下一步,要确定正确的固件被应用 ID 装载.正确的固件装载能被 EIRQFLG 寄存器的中断或投票程序证实.当确定固件连接装载和 EIRQFLG 寄存器清零后,编码开始.当 DREQ0 有效,ADV212 准备从编码 FIFO 读取码流^[4].

初始化模式采用 CUSTOM-SPECIFIC MODE,初始化流程如图 6 所示.

表 1 ADV212 芯片关键参数设置

参数名称	参数值	参数名称	参数值
输入格式	custom specific	XTOT	4200
像素接口 VDATA	HVF 模式	YTOT	72
数据位数精度	10-bits	V0_start	1
小波变换级数	5 级	V0_end	64
内部时钟	JCLK = 2 * MCLK HCLK = MCLK	PIXEL_START	1
压缩比例	4:1	PIXEL_END	4096
输出编码流的格式	J2C 格式	VCLK, VSYNC, HSYNC, FIELD	上升沿有效

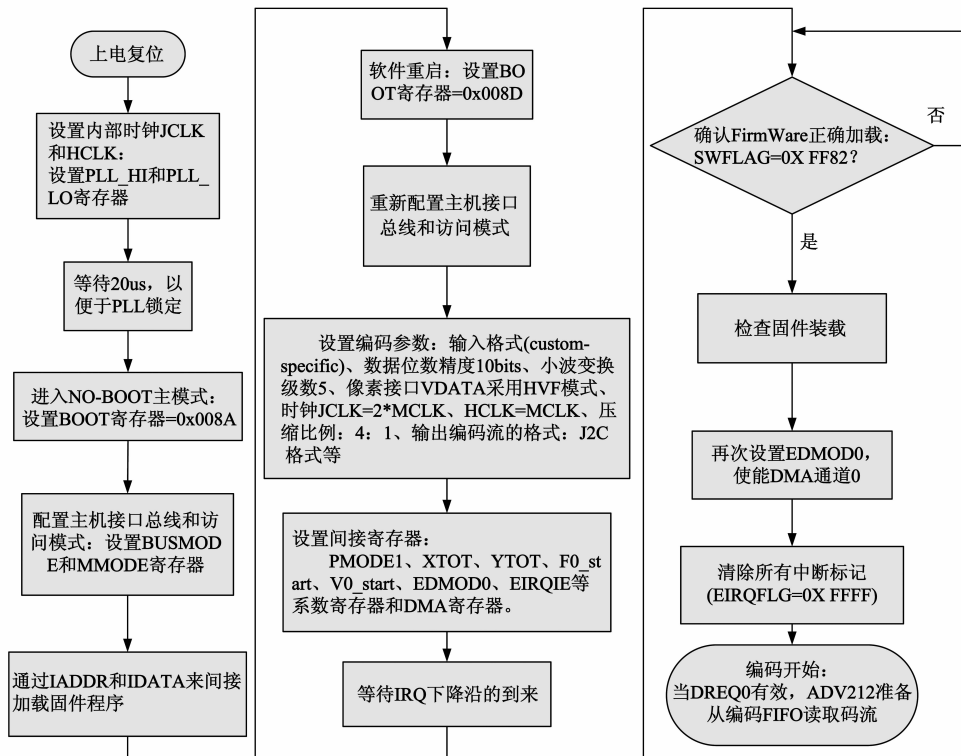


图6 ADV212初始化流程

5 压缩与数传数据率平衡控制

5.1 压缩数据量与数传速率之间的矛盾

系统内压缩与数传口之间存在数据率的矛盾具体如下:

(1) ADV212 压缩数据输出为突发,在表 1 的设置条件下,突发数据率为 $12.5\text{M} \times 16\text{bit} = 200\text{Mbps}$,而数传口要求为匀速 25Mbps .

(2) 输入输出延时较大,即原始图像输入到压缩码流输出这段时间的延时大,经测试最大延时超过 64ms .

(3) 突发数据量不固定,当图像为固定 DN 值,全黑或全白则压缩后图像最小数据量为 $128 \times 16\text{Bit}$,当图像相关性很小时,压缩误差最大为 1.05,即压缩后每块图像最大数据量为 $(4096 \times 64 \times 10/4) \times 1.05\text{Bit} = 16 \times 40\text{K} \times 1.05\text{Bit} = 42\text{K} \times 16\text{Bit}$.

针对压缩与数传口之间存在的矛盾,解决办法就是对压缩数据进行缓存。

5.2 压缩与数传之间数据率平衡问题的解决对策

由 ADV212 突发输出最大数据量为 $42\text{K} \times 16\text{Bit}$,为了不丢数最可靠的方式就是全部缓存,需要一个大小为 $42\text{K} \times 16\text{bit}$ 空间,但是 FIFO 的 IP 核例化只能是 $2^N\text{K} \times \text{N}$ 形式,即数据宽度为 NBit 时,数据深度只能是 2^NK . 在本应用中 FIFO 宽度为 16Bit ,深度只有 32K 和 64K 可选择.由于系统的资源有限,对于 64K 的 FIFO 没有足够

缓存空间,不可行.所以用单个 FIFO 实现缓存时只能选择 32K .由于 FIFO 可以边读边写,缓存时只要满足输入数据率等于读出数据率与 FIFO 容量之和,FIFO 不满,图像数据不丢失,那么缓存方案就可行.试验证明,采用 32K 深度的 FIFO 缓存压缩数据时,FIFO 有丢数现象,缓存方案需要重新设计.

图像数据经过 ADV212 的 4:1 压缩后,压缩数据输出速度为 12.5MHz ,突发性的数据率为 $12.5\text{MHz} \times 16\text{Bit}$,压缩误差为 1.05,每块图像压缩后最大数据量为 $42\text{K} \times 16\text{Bit}$,即 ADV212 突发数据量最大为 $42\text{K} \times 16\text{Bit}$.考虑到输出数据突发性,FIFO 大小计算如下:

(1) 时间段选取:ADV212 突发输出 $42\text{K} \times 16\text{Bit}$ 的时间, $42\text{K}/12.5\text{MHz} = 3.44\text{ms}$.

(2) 产生数据量: $42\text{K} \times 16\text{Bit}$.

(3) 数传输出数据量: $25\text{Mbps} \times 3.44\text{ms}/1000 = 86\text{KBit} = 5.4\text{K} \times 16\text{Bit}$.

(4) FIFO 的容量 = 产生数据量 - 输出数据量 = $42\text{K} \times 16\text{Bit} - 5.4\text{K} \times 16\text{Bit} = 36.6\text{K} \times 16\text{Bit}$.

通过计算,理论上采用 36.6K 深度的 FIFO 不会出现丢数现象.因此,考虑一定余量,采用一个 $8\text{K} \times 16\text{bit}$ 的 FIFO 和一个 $32\text{K} \times 16\text{bit}$ 的 FIFO 级联,如图 7,构成一个大小为 40K 深度的 FIFO 对压缩图像进行缓存.该方案在不同复杂程度的图像压缩测试中,没有发现丢数现象.

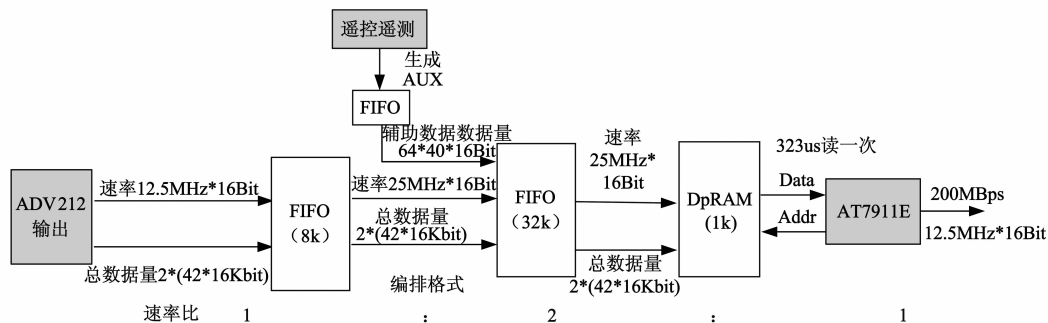


图7 级联FIFO缓存方案

6 系统测试与验证

为了验证系统的性能,进行单板测试,保证输出驱动和控制信号的正确性.进行热循环试验,功能正常,程序运行稳定.

6.1 软件实现结果

FPGA 系统的资源使用情况以及时序报告如图 8 所示.

由资源占用报告可见,系统缓存资源 BRAM 最为紧张,使用率达到 98%,Slices 占用 52%.通过静态时序分析报告可见,系统可工作的最高时钟为 206MHz .

6.2 系统测试

本应用中,使用 Xilinx 公司的 ChipScope 工具对端口信号采样,与要求的驱动信号对比,需满足手册要求.

6.2.1 CCD 驱动时序

对比芯片手册要求驱动信号及 ChipScope 采样垂直驱动信号和水平驱动信号,如图 9 所示,可知驱动信号满足时序要求.

6.2.2 AD 驱动时序

对比图 10 及图 11,可知时序满足要求.

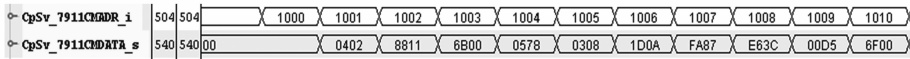


图 14 ChipScope 采样数传时序

7 结论

本视频处理系统从某型号相机研制需求出发,对传统 FPGA 软件设计进行高集成优化,减少了接口和性能上的冗余,针对数传容量限制,对 CCD 图像数据进行了 4:1 近无损压缩,对压缩所引发的资源和数据率问题提出有效的解决方案,最后通过了单板测试和热循环试验,验证了 FPGA 软件设计的正确性和可靠性。

参考文献

- [1] ECSS-Space Engineering, ECSS-E-50-12A SpaceWire-Links, Nodes, Routers and Networks. 2003[S].
- [2] 王继东. 星载遥感图像实时压缩中的关键技术研究[D]. 长沙:国防科技大学, 2007.
Wang Jidong. Research on the key technology of spaceborne remote sensing image real time compression[D]. Chang Sha: National University of Defense Technology, 2007. (in Chinese)

- [3] 张宗平,等. 基于小波的视频图像压缩研究进展[J]. 电子学报, 2002, 30(6): 88 - 89.
Zhang Zongping, et al. Research progress of video image compression based on wavelet[J]. Acta Electronica Sinica, 2002, 30(6): 88 - 89. (in Chinese)
- [4] 刘春风,王惠平,潘利明. 基于 ADV212 的高清视频压缩系统设计[J]. 电子设计工程, 2010, 18(3): 65 - 67.
Liu Chunfeng, Wang Huiping, Pan Liming. Based on ADV212 HD video compression system design [J]. Electronic Design Engineering, 2010, 18(3): 65 - 67. (in Chinese)
- [5] 田华. SpaceWire 总线在遥感卫星数传系统中的设计应用[J]. 电脑知识与技术. 2007, 14: 323 - 324.
Tian Hua. The design and application of SpaceWire for data transmission system of satellite [J]. Computer Knowledge and Technology. 2007, 14: 323 - 324. (in Chinese)

作者简介



黄 伟 男, 1982 年生于湖北省. 硕士毕业于清华大学微电子与纳电子学系. 现研究方向为可见光遥感电子学集成设计以及总体设计.
E-mail: wohuangwei@126.com



王旭明 女, 1987 年生于辽宁省沈阳市. 硕士毕业于东北大学控制理论与控制工程专业. 研究方向为智能控制. 现研究方向为空间光学遥感相机总体设计.